

科目代码: 823

科目名称: 电子技术基础

满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、(共 25 分) 1. 电路如图 1.1 所示, 已知  $R_1 = 4k\Omega$ ,  $R_2 = 1.5k\Omega$ ,  $R_c = 1.5k\Omega$ , 三极管的  $\beta = 100$ , 信号源电压  $u_s = 50\sin\omega t$  (mV), 信号正常放大情况下测得电阻  $R_1$  上的交流电压有效值约为 28.3mV, 求放大电路的输入电阻  $R_i$  和输出电阻  $R_o$  的值; 若测得输出电压  $u_o$  的幅值为 700mV, 测试结果正确吗, 为什么? (11 分)

2. 电路如图 1.2 所示, 指出图中场效应管是 JFET 管还是 MOSFET 管? 是 N 沟道器件还是 P 沟道器件? 是增强型还是耗尽型? 已知  $R_{g1} = 10k\Omega$ ,  $R_{g2} = 20k\Omega$ ,  $R_g = 1M\Omega$ ,  $U_{DD} = 12V$ , 场效应管的  $I_{D0} = 2mA$ ,  $U_T = 2V$ ,  $U_{GSQ} = 4V$ , 求正常放大条件下  $R_d$  可能的最大值。(14 分)

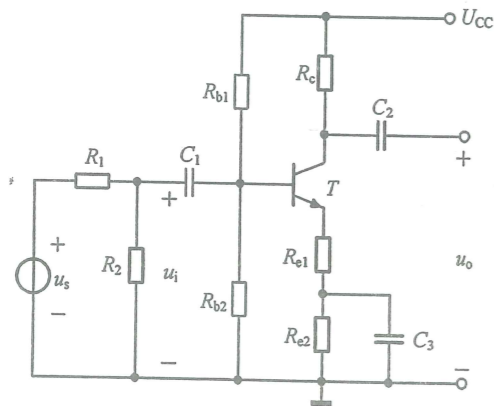


图 1.1

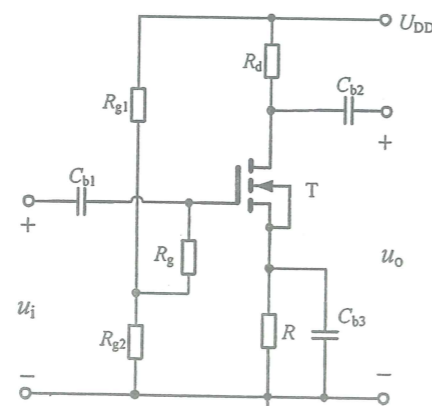


图 1.2

二、(共 25 分) 电路如图 2 所示, 设各级放大电路的静态工作点合适, 已知三极管  $T_1$ 、 $T_2$ 、 $T_3$  的电流放大系数和输入电阻分别为  $\beta_1$ 、 $\beta_2$ 、 $\beta_3$  和  $r_{be1}$ 、 $r_{be2}$ 、 $r_{be3}$ :

1. 指出各级放大电路的组态; (3 分)

2. 写出总电路的输入电阻  $R_i$ 、输出电阻  $R_o$  和电压放大倍数  $A_u$  的表达式; (16 分)
3. 引入何种类型的全局负反馈可以增大电路输入电阻? 该反馈可以稳定输出电流吗? (6 分)

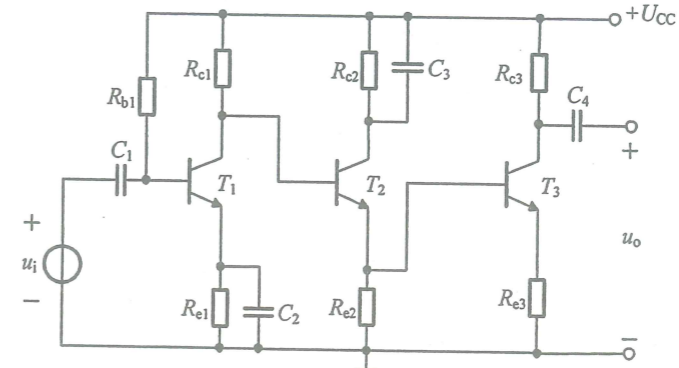


图 2

三、(共 25 分) 电路如图 3.1 所示, 设  $A_1$ 、 $A_2$ 、 $A_3$  为理想运放, 供电电源均为  $\pm 15V$ ,  $D_1$ 、 $D_2$  为理想二极管, 电容  $C_1$  上的初始电压为零, 已知输入电压  $u_i$  的波形如图 3.2 所示, 请画出输出电压  $u_{O1}$ 、 $u_{O2}$ 、 $u_{O3}$  的波形图。

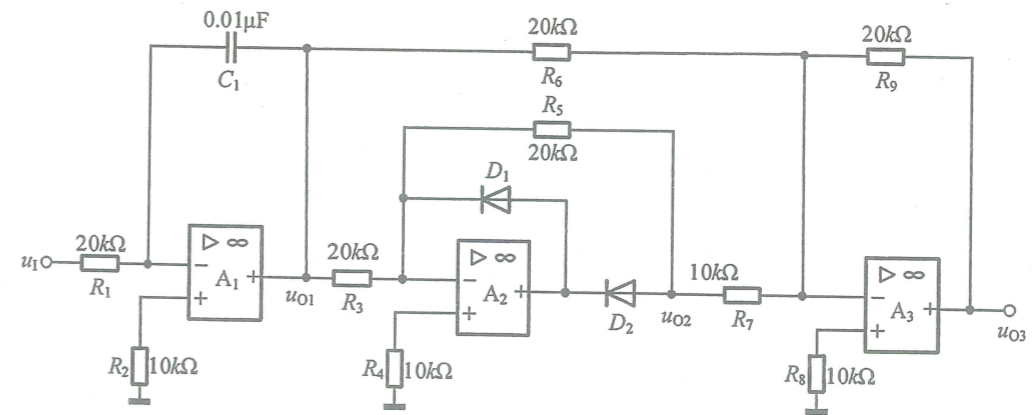


图 3.1

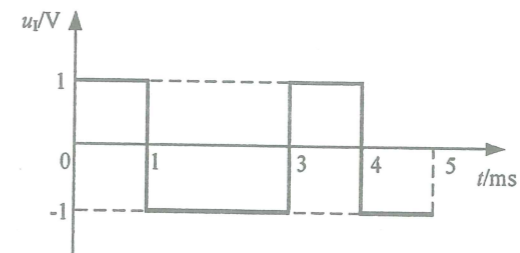


图 3.2

四、填空题 (每空 5 分, 共 25 分):

- 不完全确定逻辑函数  $F(A,B,C,D) = \overline{A+C+D} + \overline{A\overline{B}C} + \overline{A+\overline{C}+D} + \overline{B\overline{C}D}$ , 且  $(A+D)\overline{C}=0$ , 其最简与或表达式为 ( ① )。
- 用异或门设计一个组合电路, 要求: 当输入 A、B、C、D 中有奇数个“1”时, 输出 F=1, 否则输出 F=0。则实现该电路最少需要 ( ② ) 个异或门。
- 图 4.1 是一个全加器 FA 和少量非门构成的电路, A、B、C 为输入信号, D、E 为输出信号。写出电路输出信号 E 的最小项之和表达式  $E(A,B,C) = \sum m$  ( ③ )。
- 一个由移位寄存器构成的能自启动的 4 位扭环形计数器, 时钟频率为 100Hz, 移位方向从  $Q_0$  到  $Q_3$ 。若其初始状态  $Q_0Q_1Q_2Q_3$  为 0000, 完成一次有效循环计数需要 ( ④ ) ms 的时间。
- 某存储单元电路的状态转换图如图 4.2 所示 (图中 X 表示 0 或者 1), 则该存储单元电路的特性方程是 ( ⑤ )。

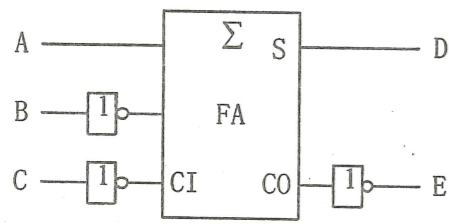


图 4.1

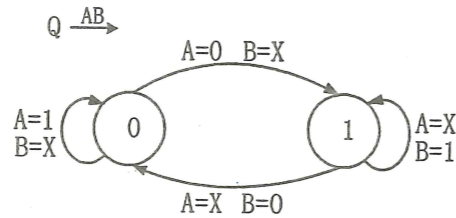


图 4.2

五、(共 25 分) 图 5 是由两个 D 触发器、一片 3 线-8 线译码器 74138 和少量门构成的时序逻辑电路。(3 线-8 线译码器 74138 功能见附录)

- 写出图 5 电路中各触发器的驱动方程。(6 分)
- 写出图 5 电路中各触发器的状态方程。(6 分)
- 列出图 5 电路的状态表。(6 分)
- 画出图 5 电路的完整状态转换图 (要求画成  $Q_1Q_0 \xrightarrow{x}$ )。(7 分)

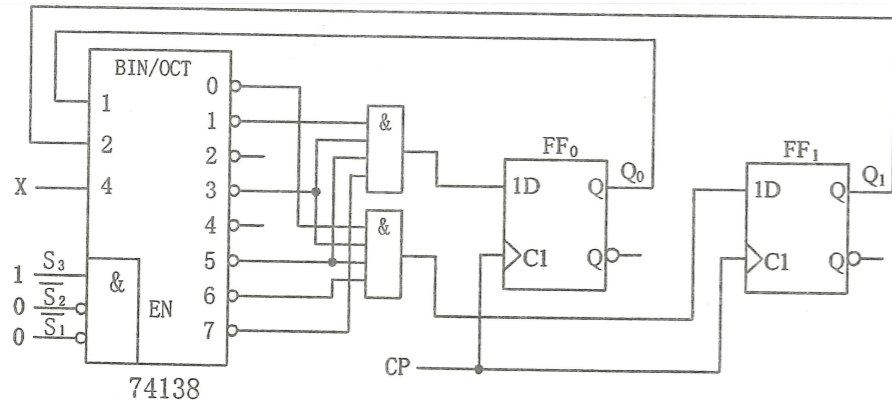


图 5

六、(共 25 分) 图 6.1 是由两片计数器 74160 和一个与非门构成的电路。

- 分析图 6.1 电路, 画出该电路的有效循环状态转换图。(要求画成  $Q_4Q_3Q_2Q_1Q_0 \rightarrow$  的格式, 74160 功能表见附录) (10 分)
- 请用一片计数器 74160、一个 JK 触发器、少量与门和少量非门设计一个电路, 要求该电路实现的有效循环状态转换与图 6.1 所示电路的有效循环状态转换图相同。写出设计过程, 画出电路图。(JK 触发器逻辑符号如图 6.2 所示) (15 分)

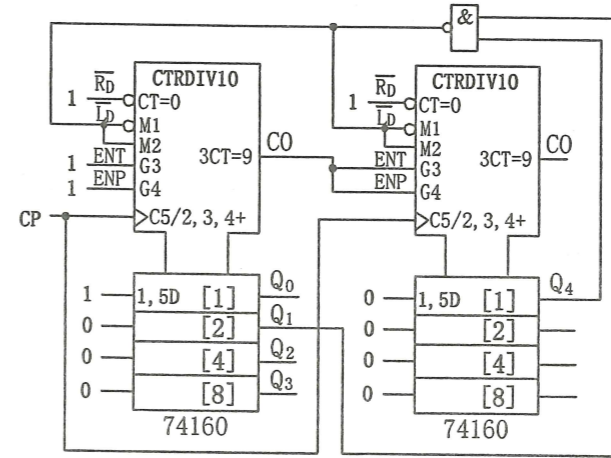


图 6.1

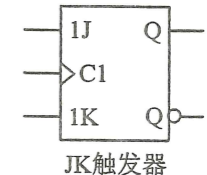
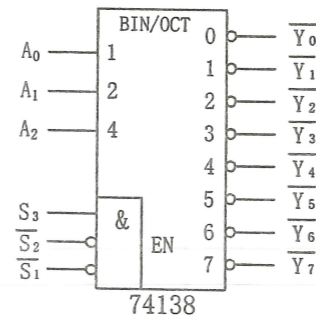


图 6.2

附 录



74138 的功能为:  
当使能信号有效时,  
 $Y_i = \overline{m_i}$ ,  
 $m_i$  为由地址变量构成的最小项。

CP	$\overline{R_d}$	$\overline{L_d}$	ENP	ENT	功能
x	0	x	x	x	异步清零
↑	1	0	x	x	同步置数
x	1	1	0	1	保持 (包括 CO 的状态)
x	1	1	x	0	保持 (CO=0)
↑	1	1	1	1	计数